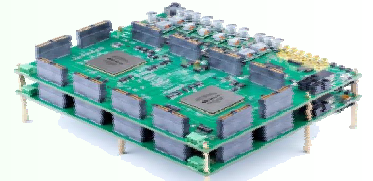


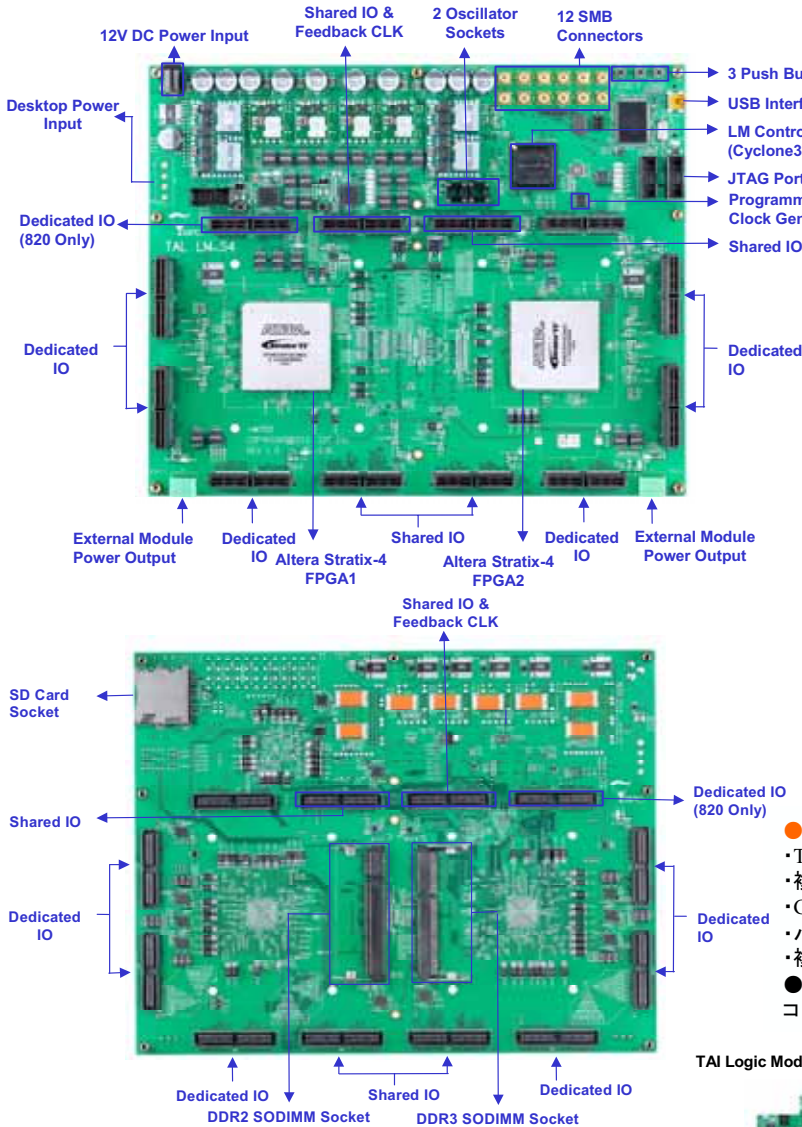
S2C Stratix IV TAI Logic Module

アルテラStratix IVを1-2個搭載、多種データボードをご用意、高汎用性、超高速で、様々なアプリケーションに対応可能。

- 最も使用頻度が高く、使い勝手が便利な1-2個搭載モデル
- アルテラ大規模Stratix IV 530E/820Eを2個搭載(オプション: 1個搭載)
- 標準付属のTAI runtimeソフトウェアにより環境構築が容易
- スタンドアロン使用、複数枚スタック使用、
- 他社製汎用データボード使用可能(オプション)
- DDR3/DDR2 SODIMMソケットx2個標準搭載、最大2-4GBx2個



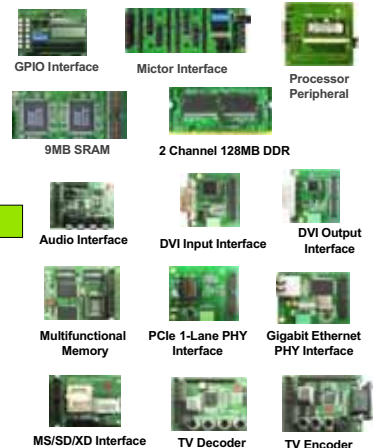
主な搭載部品と機能



主な特長

- アルテラStratix IV (1760ピン)を2個(オプション: 1個) 4S820もしくは4S530、Dual(2個) Single A/B(1個)
- クロック
 - 20種類のグローバルクロック配信可能
 - 2種類のユーザクロックオシレータを搭載可能(2ソケット)
 - 3ペアSMB外部 入力コネクタ
 - 3CDCE706クロック
 - フィードバックラインコネクタ上で12 I/O (内部生成クロックをグローバルクロック用に使用)
 - J12コネクタから12クロックソース
 - プログラマブルクロックソースはUSB経由でPCで設定可能
- DDR2もしくはDDR3メモリ: 最大GB
- 接続性
 - FPGA毎に416専用外部I/O
 - FPGA毎に共有454I/O
 - シングルエンド及びLVDSデファレンシャル信号対応
 - 同一の専用コネクタからは均一トレース長
 - I/O電圧は各コネクタ毎に1.2/1.8/2.5/3.0Vに設定可能
 - 454共有I/O
 - シングルエンド及びLVDSデファレンシャル信号対応
 - 共有外部I/Oとして使用可能
 - 複数のTAIボードスタック時TAIバスとして使用可能
 - 専用I/O電圧: 1.2V, 1.8V, 2.5V, 3.0V, 他電圧は抵抗値変更により可能、共有I/O電圧: 2.5V/3.0V
- FPGAコンフィギュレーション
 - PCからUSB経由/JTAGインタフェース
 - SDカード(5秒以内)
- ソフトウェア
 - TAI Player: USBケーブル(標準付属)経由でFPGAダウンロード、クロック生成、ハードウェア自己診断テスト
 - バックアップ/バッテリー付暗号化キー
 - 電源: 単一12V電圧入力、ACアダプタ(標準付属)
- オプションソフトウェア
 - TAI IPライブラリを使用して効果的なシステムデザイン生成
 - 複数のTAI Logic Moduleでダイナミック接続及びデバッグチャネル
 - GUIインタフェース自動コンパイル及びパーティショニングフロー
 - パワフルなグローバルクロックマネージメント
 - 複数FPGAでのロジック及びデータアナライザ
- 多種検証モード
 - エミュレーション、トランザクションベースコ・モデリング(SCE-MI)、他

TAI Logic Moduleでデータボードを使用



カスタムマザーボード上への搭載



	Dual		Single A		Single B	
	Dual 4S820	Dual 4S530	Single 4S820A	Single 4S530A	Single 4S820B	Single 4S530B
Logic Capacity (ASIC Gates)	16.4M	10.6M	8.2M	5.3M	8.2M	5.3M
FPGA Memory	66M bits	54M bits	35M bits	27M bits	35M bits	27M bits
On-Board Memory	2GByte DDR3 2GByte DDR2	2GByte DDR3 2GByte DDR2	2GByte DDR3	2GByte DDR3	2GByte DDR2	2GByte DDR2
External User IO	1286	1102	870	742	870	742
Inter-FPGA Nets	454	382	N/A	N/A	N/A	N/A
User Clocks	20	20	20	20	20	20

複雑なクロック配信・信号接続・スタックも容易!

●**先進の電圧管理**

FPGAコア電圧用最大50A及び各Stratix IV FPGA用にFPGA I/O電圧最大10W/FPGA電流、電圧、温度のモニタ/電圧及び電流をダイナミックに調整

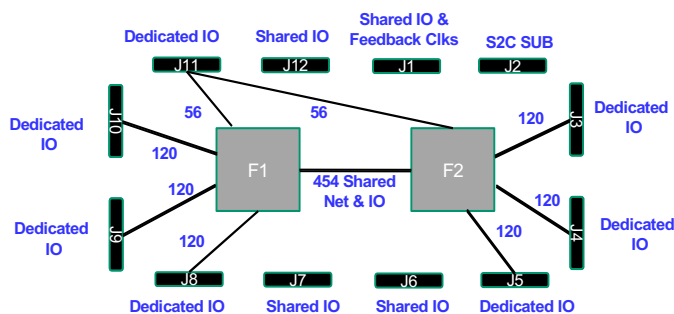
●**優れたノイズシールド**

・IOコネクタ及びStratix IV間のノイズを避けるためのパワーモジュール
 ・各シングルエンドFPGA I/O用に50オームインピーダンスマッチング

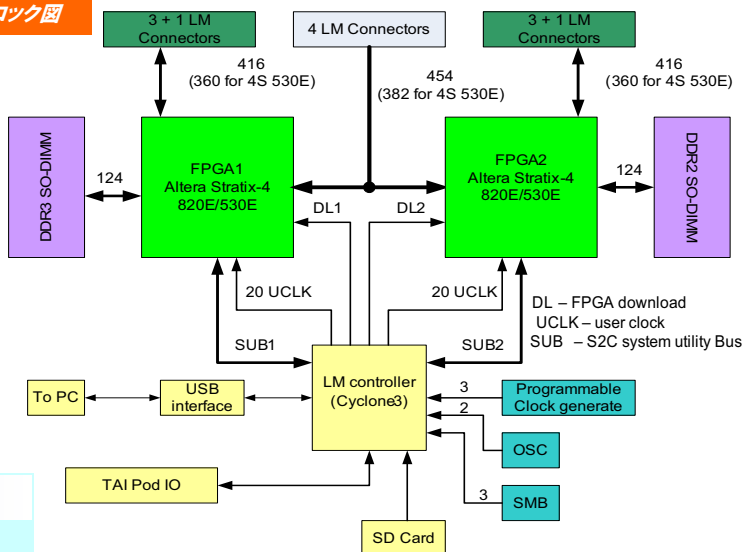
・各LVDS FPGA I/Oペア用に100オームインピーダンスマッチング

●**DDR2/DDR3 Combo コントローラリファレンスデザイン**

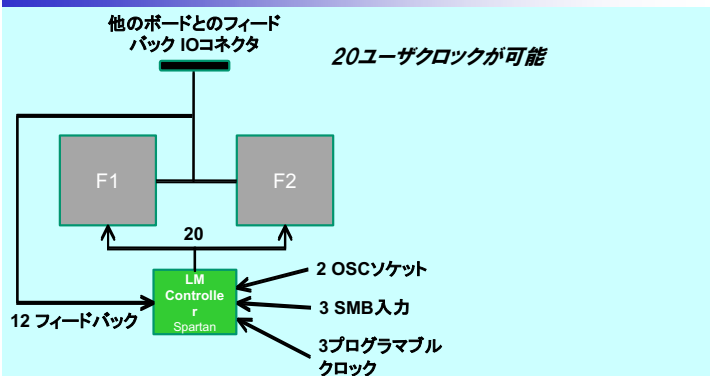
I/Oアーキテクチャ



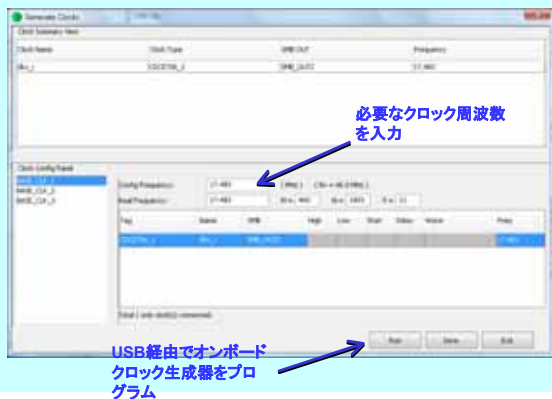
ブロック図



先進のクロック管理

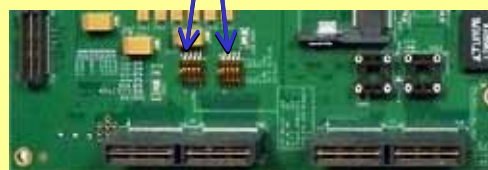


プログラマブルクロック生成ウィンドウ

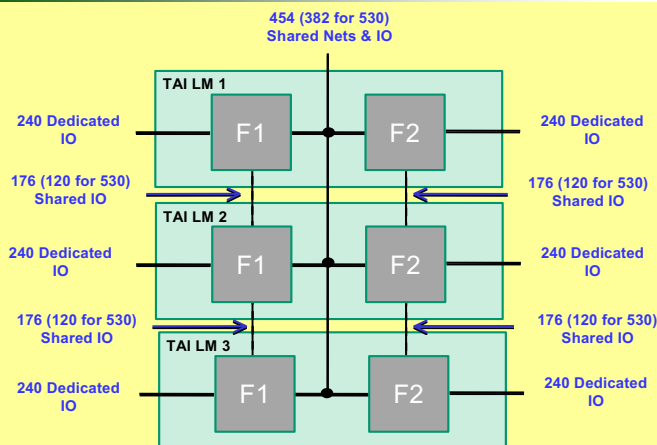


フレキシブルなIO電圧

設定可能なIO電圧スイッチ



スタック可能なアーキテクチャ



- RTLをFPGAにマッピングする為に用いるソフトウェアです
- SCE-MI を用いた協調検証に必要なデータを自動生成します
- FPGAの分割、コンパイル、ダウンロード、セルフテスト、クロック制御など多彩な機能を搭載しながら低価格を実現

- ・Verilog/VHDL対応
- ・FPGAの分割機能搭載
- ・内部信号観測設定
- ・クロック(PLL)制御機能
- ・セルフテスト制御機能
- ・SCE-MI I/F対応(オプション)
- ・低価格

TAI runtime(標準搭載)及びTAI Player Pro(オプション)プロジェクト及び搭載部品設定が容易。

デザイン規模増大に対しても拡張が容易



Copy right PROTOtyping Japan Corp. 無断掲載転用を禁じます。記載内容は、お断りなく変更する場合があります。

本カタログの内容はお断り無く変更致します。



PROTOtyping Japan Corp.

S2C社代理店

プロトタイピング・ジャパン株式会社

本社: 〒650-0012 神戸市中央区北長狭通5-1-21 福建会館ビル
 Tel:078-382-8070/050-3492-9622(IP電話) Fax:078-382-8072
 email: mail@prototyping-japan.com

<http://www.prototyping-japan.com>

営業お問い合わせ用フリーダイヤル
 ☎0120-7-2610(プロト)-5